

Avis de Soutenance

Monsieur Alban NICOLAS

Electronique, Micro et Nanoélectronique, optique et laser

Soutiendra publiquement ses travaux de thèse intitulés

*intégration et paradigme de calcul d'opérateur à base de mémoire non volatile à l'intérieur de
l'architecture d'un processeur*

dirigés par Monsieur David NAVARRO

Soutenance prévue le **vendredi 28 novembre 2025** à 14h00
Lieu : Bâtiment W1, 36 Av. Guy de Collongue, 69130 Écully
Salle : Amphi. 201

Composition du jury proposé

M. David NAVARRO	Ecole Centrale de Lyon	Directeur de thèse
M. Cédric MARCHAND	Ecole Centrale de Lyon	Co-encadrant de thèse
M. Olivier SENTIEYS	Université de Rennes	Examineur
M. Florent BRUGUIER	Université de Montpellier	Rapporteur
Mme Lorena ANGHEL	Grenoble INP - UGA	Rapporteuse
M. Pascal BENOIT	Université de Montpellier	Examineur

Mots-clés : Architecture des Processeurs, Mémoires non volatiles, Technologies émergentes, Internet des Objets,

Résumé :

L'architecture de Von Neumann est actuellement la plus répandue dans la conception des systèmes électroniques. Son organisation repose sur une distinction nette entre les unités de calcul et les zones de mémoire. Cette séparation, combinée à l'évolution beaucoup plus lente des technologies mémoire par rapport à celle des processeurs, entraîne un ralentissement significatif de l'échange des données. Ce phénomène, connu sous le nom de "goulot d'étranglement de Von Neumann" ou "Memory Wall", limite fortement les performances globales des systèmes et est responsable de plus de la moitié de leur consommation énergétique. Cette contrainte technologique devient d'autant plus critique dans le contexte actuel marqué par l'essor de l'Internet des Objets (IoT). D'ici à 2030, on estime à plus de 32 milliards le nombre de dispositifs connectés, dont une majorité reposera sur des capteurs disposant d'un faible apport en énergie. Pour ces systèmes, l'optimisation de la consommation est un enjeu central, rendant indispensable le développement de solutions matérielles capables de réduire les transferts énergivores entre calcul et mémoire. Dans cette perspective, les mémoires non volatiles émergentes, et en particulier les transistors ferroélectriques à effet de champ (FeFET), suscitent un intérêt croissant. Compatibles avec les procédés CMOS, ces dispositifs offrent la possibilité d'intégrer directement des capacités de stockage au plus près des unités de calcul. Grâce à leur non-volatilité, ils réduisent les transferts de données nécessaires et apparaissent ainsi comme une voie prometteuse pour atténuer le "goulot d'étranglement de Von Neumann".